

THIẾT KẾ VÀ TỐI ƯU HÓA MẠCH LỘC MICROSTRIP SONG SONG NGẪU HỢP DỰA TRÊN ADS

• Trung úy Trần Văn Hà (*), ThS. Hà Thái Thủy Lam (**)

Tóm tắt

Bài báo này giới thiệu các bước thiết kế và tối ưu hóa mạch lọc microstrip song song ngẫu hợp dựa trên phần mềm ADS (Advanced Design System). Sau đó thiết kế và tối ưu hóa một mạch lọc băng thông làm việc tại tần số 2.45GHz, độ rộng băng thông 200MHz và tiến hành mô phỏng trên ADS, đưa ra kết quả mô phỏng Momentum bố trí mạch. Kết quả mô phỏng đáp ứng các yêu cầu thiết kế và cho thấy rằng phương pháp này là khả thi.

Từ khóa: mạch lọc microstrip song song ngẫu hợp, mạch lọc băng thông, ADS.

1. Đặt vấn đề

Mạch lọc là thiết bị có tác dụng tách các tín hiệu với tần số khác nhau, vai trò chính là ngăn chặn các tín hiệu không mong muốn, không cho phép nó thông qua, chỉ cho phép các tín hiệu mong muốn thông qua. Trong hệ thống mạch điện cao tần, tính năng của mạch lọc có ảnh hưởng lớn đến tính năng của toàn mạch, vì vậy làm thế nào để thiết kế ra một mạch lọc có tính năng cao có một ý nghĩa rất quan trọng đối với việc thiết kế mạch cao tần. Trong những năm gần đây, microstrip được ứng dụng rất rộng rãi trong nhiều lĩnh vực, trong đó có ứng dụng trong thiết kế mạch lọc, vì nó có rất nhiều ưu điểm như: có kích thước nhỏ gọn, trọng lượng nhẹ, băng tần rộng... Cấu trúc mạch microstrip song song ngẫu hợp thường được sử dụng để thiết kế mạch lọc băng thông.

ADS là phần mềm phổ biến, được sử dụng rộng rãi nhất trong lĩnh vực thiết kế và mô phỏng mạch cao tần. ADS hỗ trợ các kỹ sư và hệ thống sử dụng phát triển tất cả các loại thiết kế RF, từ đơn giản đến phức tạp, từ RF (Radio Frequency) sóng đến MMICs (Monolithic Microwave Integrated Circuit) tích hợp truyền thông và các ứng dụng hàng không, vũ trụ, quốc phòng. Với một bộ đầy đủ các công nghệ mô phỏng khác nhau, từ miền tần số, miền thời gian để mô phỏng trường điện từ, ADS cung cấp cho nhà thiết kế đầy đủ các tính năng và có thể tiến hành tối ưu hóa thiết kế.

2. Nội dung nghiên cứu

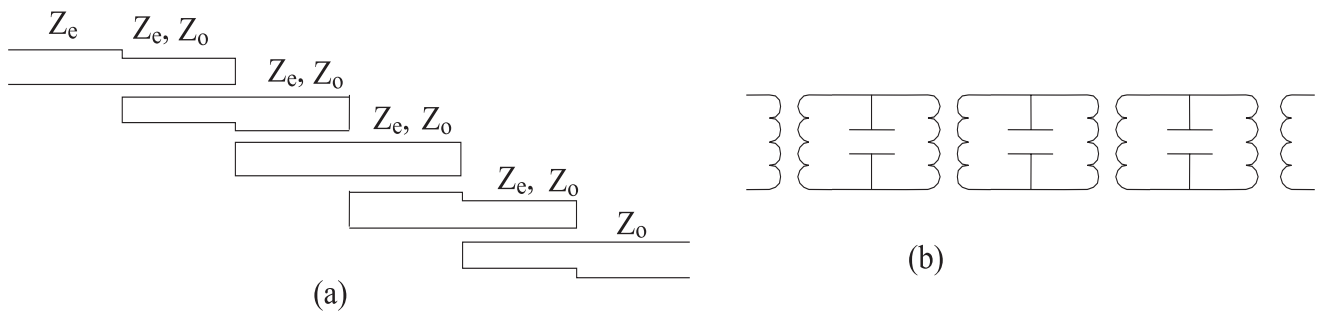
2.1. Lý thuyết cơ bản

Khi hai đường truyền microstrip không được bọc đặt gần nhau, do sự tương tác của trường

(*) Trường Đại học Kỹ thuật Lê Quý Đôn.

(**) Trường Đại học Đồng Tháp.

điện từ giữa hai đường truyền, ở giữa hai đường truyền sẽ xảy ra ngẫu hợp, kết cấu này được gọi là đường truyền microstrip song song ngẫu hợp. Căn cứ vào lý thuyết đường truyền dẫn, mỗi đoạn microstrip song song ngẫu hợp bằng với một số cuộn điện cảm nối tiếp hoặc là tụ điện nối song song. Mỗi đoạn microstrip song song ngẫu hợp có đặc tính trở kháng là Z_0 (Z không), độ dài bộ phận ngẫu hợp là L , độ rộng của microstrip là W , khoảng cách giữa hai dòng microstrip là S , ở chế độ chẵn đặc tính trở kháng là Z_e (Z -even), chế độ lẻ đặc tính trở kháng là Z_o (Z -odd). Nếu sử dụng một đoạn microstrip song song ngẫu hợp thì có thể thực hiện được tính năng lọc, nhưng không thể tạo ra độ dốc khi chuyển đổi từ băng thông sang băng trở, còn nếu dùng nhiều đoạn liên kết nối tiếp thì có thể tạo ra một mạch lọc có đặc tính tốt. (Hình 1).



Hình 1. Kết cấu nối tiếp microstrip song song ngẫu hợp (a) và mạch điện tương đương (b)

2.2. Các bước thiết kế

2.2.1. Thiết kế mạch lọc thông thấp

Căn cứ vào các yêu cầu thiết kế tham số của mạch lọc băng thông, bằng cách biến đổi tần số và tra bảng, chúng tôi đưa ra các tham số của mạch lọc thông thấp [2]. ω_1 và ω_2 biểu thị giới hạn tần số dưới và giới hạn tần số trên của mạch lọc băng thông, ω_0 là tần số trung tâm, ω là tần số làm việc của mạch lọc thông thấp. Biến đổi từ mạch lọc băng thông sang mạch lọc thông thấp là:

$$\frac{\omega_0}{\omega_2 - \omega_1} \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right) \rightarrow \omega. \tag{1}$$

Tiến hành băng thông quy nhất hóa:

$$BW = \frac{\omega_2 - \omega_1}{\omega_0}, \omega_0 = \frac{\omega_1 + \omega_2}{2}. \tag{2}$$

Thông tin số liệu được tra từ [2] có thể đưa ra các tham số quy nhất hóa: $g_0, g_1, g_2, \dots, g_{N+1}$.

2.2.2. Tính toán đặc tính trở kháng ở chế độ chẵn và lẻ của các đoạn microstrip song song ngẫu hợp

Dùng $g_0, g_1, g_2, \dots, g_{N+1}$ và BW để xác định các thông số đặc tính trở kháng ở chế độ chẵn và lẻ của các đoạn microstrip song song ngẫu hợp cấu thành nên mạch lọc [1].

$$\left\{ \begin{array}{l} J_1 = \frac{1}{Z_0} \sqrt{\frac{\pi BW}{2g_0g_1}} \\ J_i = \frac{1}{Z_0} \frac{\pi BW}{2\sqrt{g_{i-1}g_i}}, i = 2, 3, \dots, N \\ J_{N+1} = \frac{1}{Z_0} \sqrt{\frac{\pi BW}{2g_Ng_{N+1}}} \\ Z_{0ei} = Z_0[1 + Z_0J_i + (Z_0J_i)^2] \\ Z_{0oi} = Z_0[1 - Z_0J_i + (Z_0J_i)^2] \end{array} \right. \quad (3)$$

Z_{0ei} là trở kháng ở chế độ chặn, Z_{0oi} là trở kháng ở chế độ lẻ.

2.2.3. Tính toán kích thước của mỗi đoạn microstrip song song ngẫu hợp

Căn cứ vào thông số đặc tính trở kháng ở chế độ chặn và lẻ của các đoạn microstrip, dựa theo thông số của bản mạch microstrip và sử dụng chức năng LineCalc của ADS chúng ta sẽ tính ra kích thước của mỗi đoạn microstrip song song ngẫu hợp.

2.2.4. Mô phỏng và tiến hành tối ưu hóa

Kết nối mạch, nhập các thông số W , S , L , tham số quét $S(1,1)$, $S(2,1)$, sau đó tiến hành mô phỏng. Bình thường thì kết quả mô phỏng của giá trị lý thuyết so với kết quả thực tế đòi hỏi là khác nhau, vì vậy yêu cầu phải tiến hành tối ưu hóa. Chúng ta sẽ dùng công cụ Optim của ADS để tiến hành tối ưu hóa, để đạt được kết quả theo yêu cầu thiết kế.

2.3. Ví dụ

Chúng ta sẽ thiết kế một mạch lọc làm việc trong hệ thống Wlan, hoạt động tại tần số trung tâm là $2.45GHz$. Các thông số kỹ thuật cụ thể của mạch lọc như sau: độ rộng băng thông là $200MHz$, tại tần số $f=2.25GHz$ và $f=2.65GHz$ độ tổn hao thấp hơn $40dB$, độ gợn băng thông $3dB$, đặc tính trở kháng đầu vào và đầu ra đều là 50Ω .

Các thông số của bản mạch microstrip như sau: hệ số điện môi $Er=3.66$, độ dày của lớp môi chất $h=0.4mm$, độ dẫn từ $Mur=1$, góc tổn hao $TanD=0$.

Căn cứ vào chỉ số thiết kế và công thức (1), chúng ta dùng mạch lọc Chebyshev 5 cấp ($N=5$), độ gợn băng thông $3dB$. Thông qua tra bảng số liệu từ [2], giá trị các tham số quy nhất hóa của mạch lọc thông thấp là:

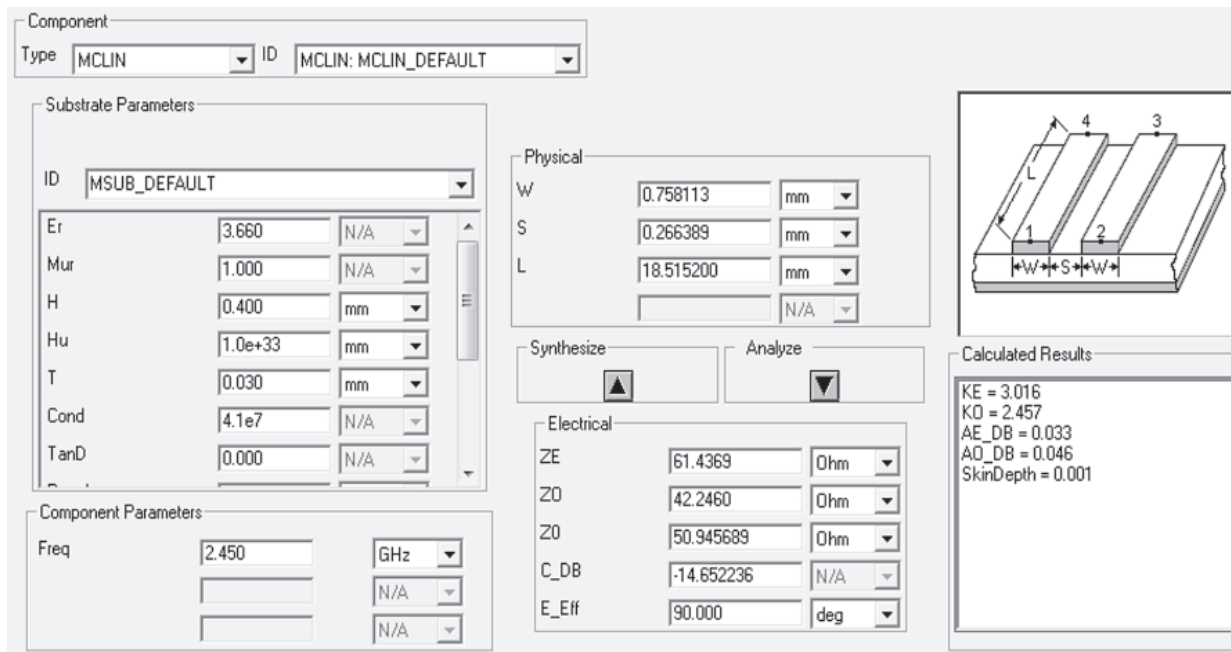
$$g_0 = g_6 = 1, g_1 = g_5 = 3.4817, g_2 = g_4 = 0.7618, g_3 = 4.5381.$$

Theo công thức (3), ta có:

$$Z_{0e1} = Z_{0e6} = 61.4369, Z_{0e2} = Z_{0e5} = 54.2467, Z_{0e3} = Z_{0e4} = 53.6860,$$

$$Z_{0o1} = Z_{0o6} = 42.2460, Z_{0o2} = Z_{0o5} = 46.3732, Z_{0o3} = Z_{0o4} = 46.7896.$$

Thông qua công cụ LineCalc của ADS (Hình 2), chúng tôi tính toán ra kích thước của các đoạn microstrip song song ngẫu hợp và điền vào như Bảng 1.

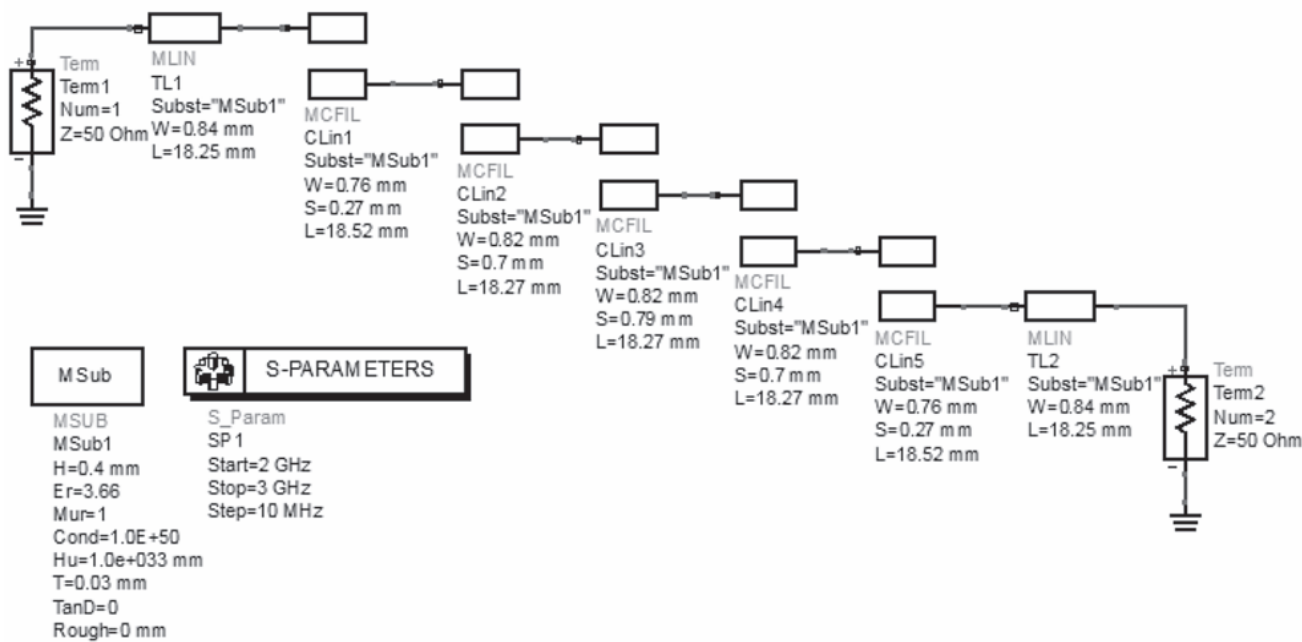


Hình 2. LineCalc

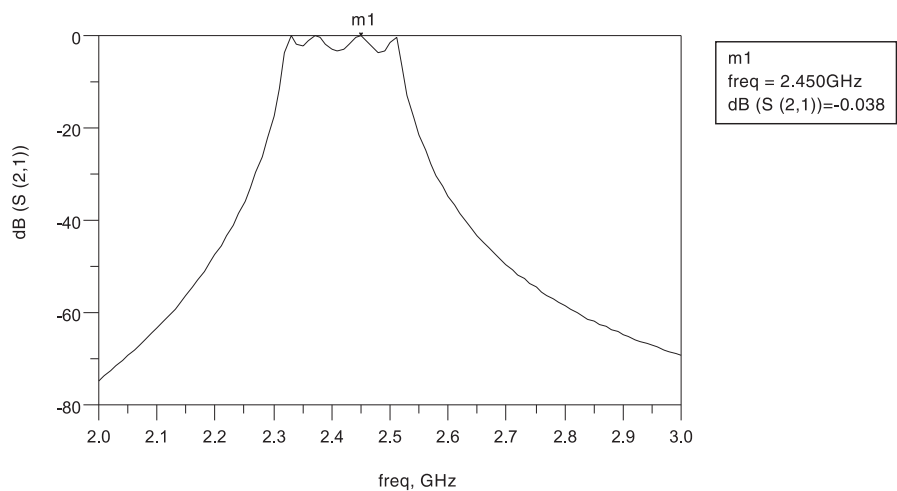
Bảng 1. Kích thước của các đoạn microstrip song song ngẫu hợp (đơn vị: mm)

n	W	S	L
1	0.76	0.27	18.52
2	0.82	0.7	18.27
3	0.82	0.79	18.27
4	0.82	0.7	18.27
5	0.76	0.27	18.52

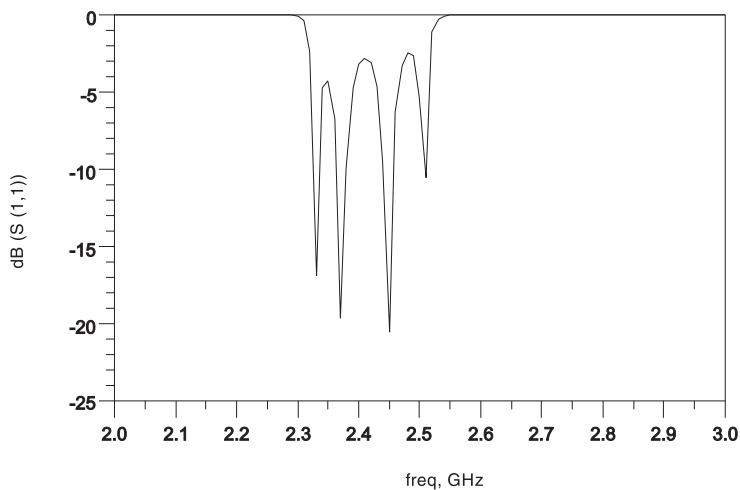
Chúng tôi tiến hành nhập các thông số trên vào ADS, thiết lập các thông số của bản mạch microstrip và phạm vi tần số quét của tham số S như Hình 3, sau đó tiến hành mô phỏng.



Hình 3. Sơ đồ nguyên lý thiết kế mạch lọc song song ngẫu hợp



Hình 4. Kết quả mô phỏng hệ số truyền thông S(2,1) của mạch lọc



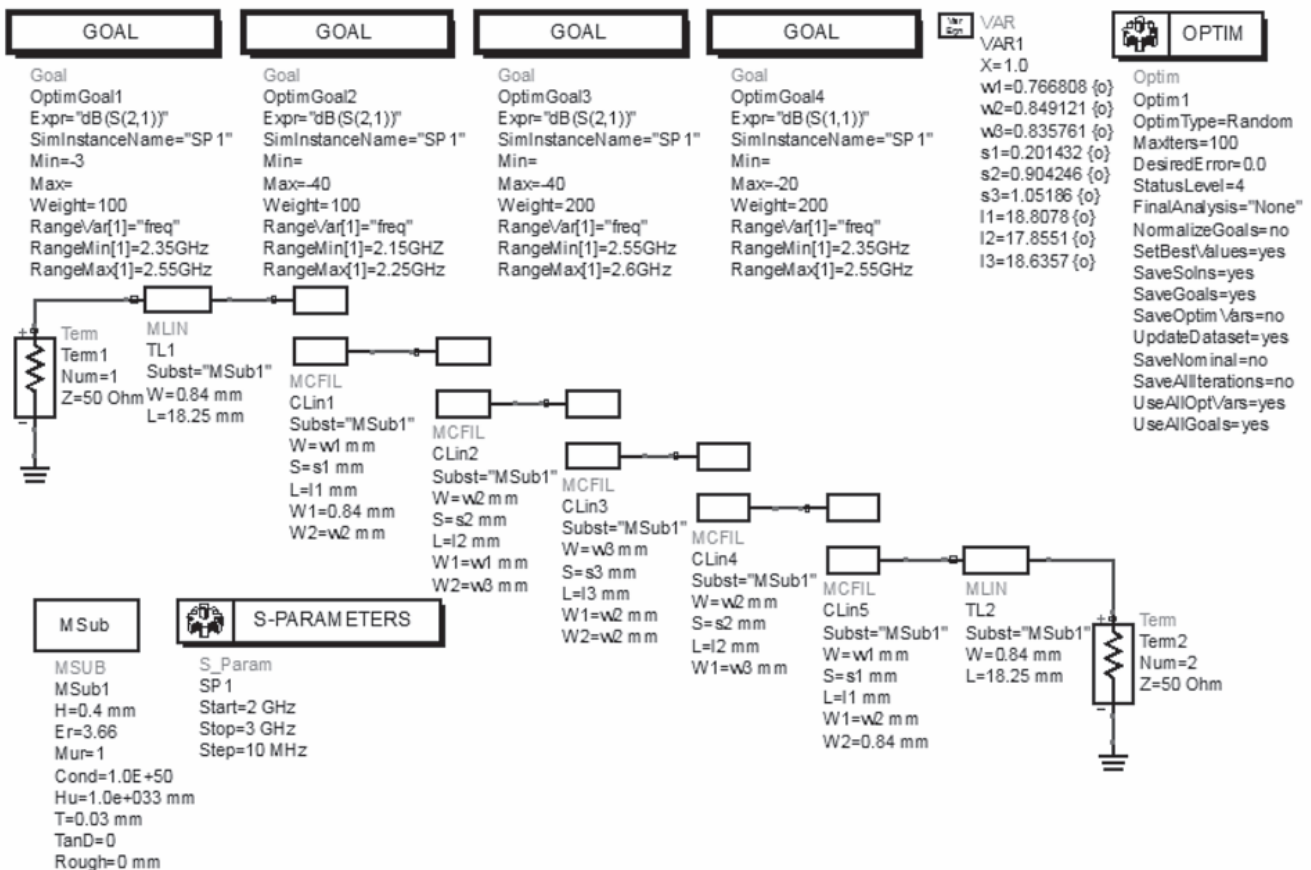
Hình 5. Kết quả mô phỏng hệ số phản xạ S(1,1) của mạch lọc

Thông qua Hình 4 và 5, chúng ta nhận thấy tổn hao trong băng thông là tương đối lớn (-3dB), độ gợn sóng lớn (khoảng 5dB), chưa đạt được yêu cầu thiết kế, vì vậy cần tiến hành tối ưu hóa.

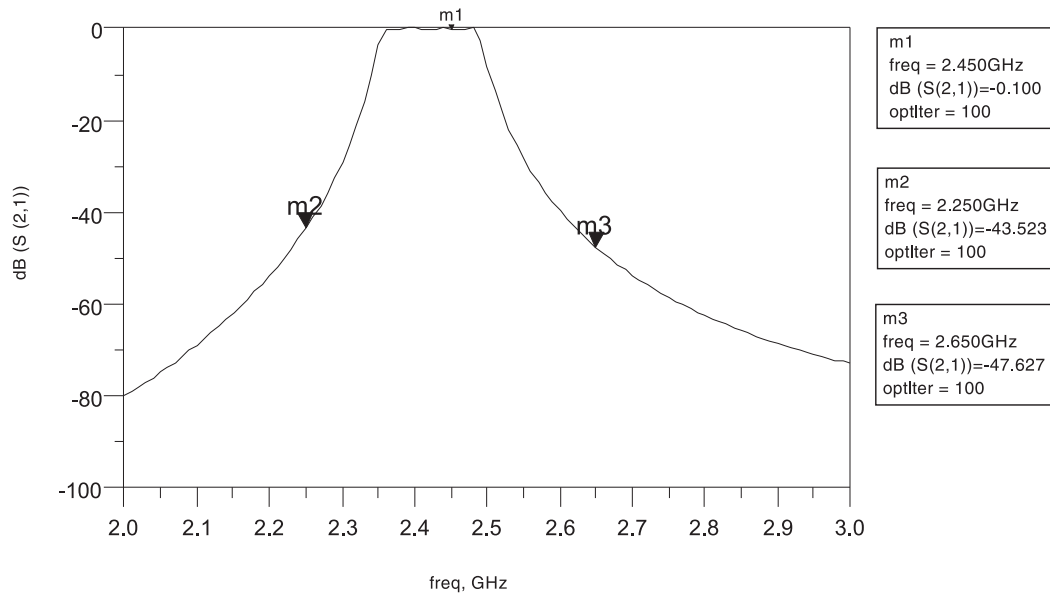
Theo nguyên tắc tối ưu hóa thì kích thước W, S, L của các đoạn microstrip song song ngẫu hợp không được là các giá trị cụ thể, mà thay vào đó sử dụng các biến, vì các tham số này chính là mục tiêu mà chúng ta cần tiến hành tối ưu hóa.

Thông qua công cụ VAR của ADS để thiết lập phạm vi giá trị của các tham số, sau đó thông qua chức năng Optim và mục tiêu tối ưu hóa Goal tiến hành tối ưu hóa. Ở đây, chúng ta điều chỉnh giá trị MaxIters của Optim bằng 100, mục đích là nâng cao số lần tối ưu hóa, để kết quả chính xác hơn. Lần lượt thiết lập giá trị của các mục tiêu tối ưu hóa Goal như sau: tối ưu hóa băng thông $S(2,1)$ là trên 3dB, $S(1,1)$ dưới 10dB, tại băng trở dưới 2.25GHz và băng trở trên 2.8GHz, $S(2,1)$ dưới 40dB. Nếu sau một lần tiến hành tối ưu hóa vẫn chưa đạt được yêu cầu thiết kế thì phải thay đổi lại phạm vi giá trị của các tham số, sau đó tiến hành lại tối ưu hóa cho đến khi nào phù hợp với yêu cầu thiết kế.

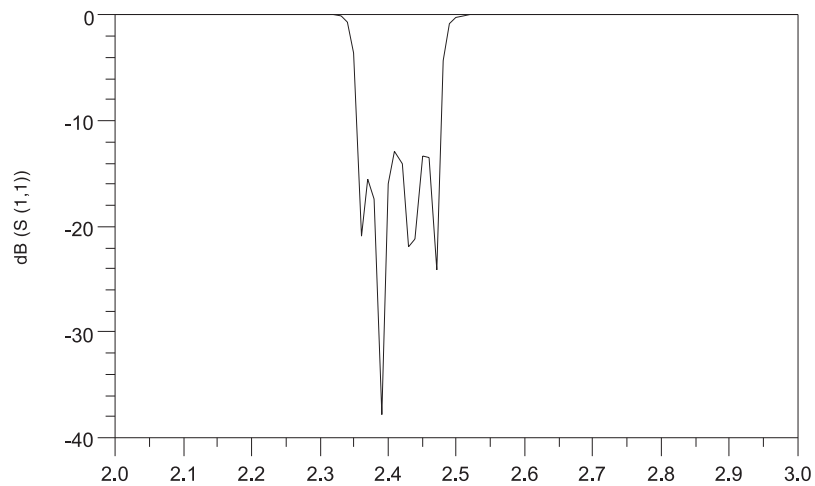
Hình 6 là sơ đồ thiết lập mạch điện tiến hành tối ưu hóa, Hình 7 là kết quả sau khi tiến hành tối ưu hóa của hệ số truyền thông $S(2,1)$ và Hình 8 là kết quả sau khi tiến hành tối ưu hóa của hệ số phản xạ $S(1,1)$. Có thể thấy các thông số của mạch lọc là: tại tần số trung tâm $f=2.45$, hệ số truyền thông $S(2,1)=-0.1dB$ (rất nhỏ), hệ số phản xạ $S(1,1)$ đều lớn hơn 10dB, tại băng trở $f=2.25$ và $f=2.65$ tổn hao đều lớn hơn 40dB, phù hợp với yêu cầu thiết kế.



Hình 6. Sơ đồ thiết lập tiến hành tối ưu hóa của mạch lọc



Hình 7. Kết quả tối ưu hóa của hệ số truyền thông S(2,1)



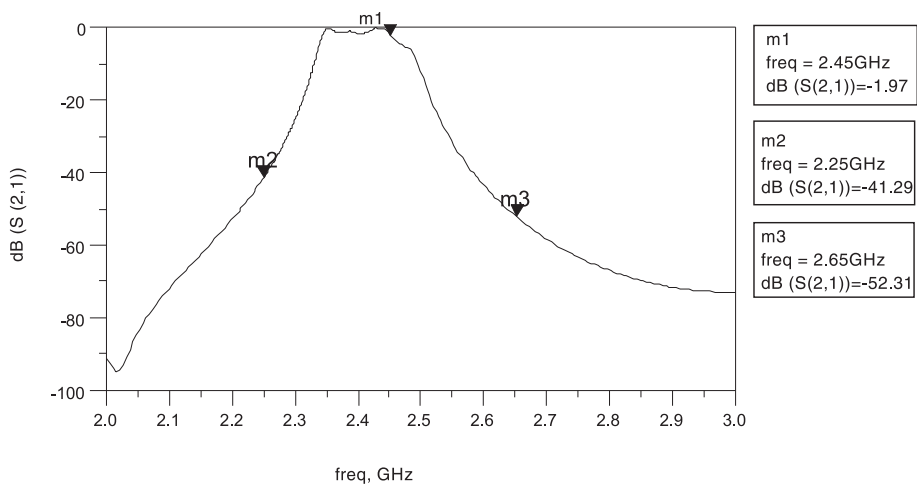
Hình 8. Kết quả tối ưu hóa của hệ số phản xạ S(1,1)

Thực tế, mạch lọc microstrip sẽ do bản mạch và đồng microstrip cấu thành, tính năng mạch điện thực tế sẽ có sự khác biệt tương đối lớn với kết quả mô phỏng. Vì vậy, cần phải dùng ADS tiến hành Layout mô phỏng. Sau khi tối ưu hóa, hình thành ra Layout như Hình 9.

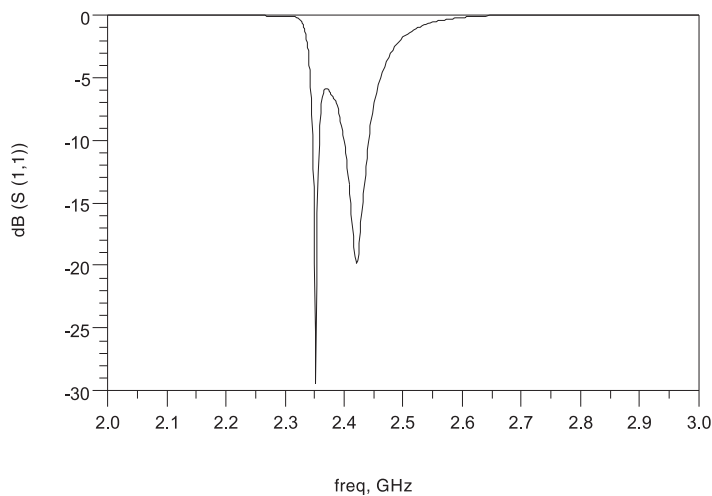


Hình 9. Layout

Sau đó, đối với Layout, sử dụng phương pháp Momentum để tiến hành mô phỏng, kết quả mô phỏng như hình 10. Từ kết quả hình 10 có thể nhận thấy mô phỏng của Layout là phù hợp với yêu cầu thiết kế, có thể tiến hành gia công mạch lọc thực tế và tiến hành đo lường.



(a)



(b)

Hình 10. Kết quả mô phỏng của Layout (a), (b)

3. Kết luận

Trong bài báo này, xuất phát từ lý thuyết cơ bản của microstrip song song ngẫu hợp, chúng tôi đã trình bày cụ thể phương pháp thiết kế mạch lọc microstrip dựa trên phần mềm ADS và đã thiết kế mô phỏng ra một mạch lọc băng thông có dải thông mong muốn. Sử dụng phần mềm ADS có thể làm giảm rất nhiều khối lượng công việc thiết kế của các kỹ sư, và có thể nâng cao hiệu quả, giảm chi phí./.

Tài liệu tham khảo

- [1]. Agilent Advanced Design System 2009.
- [2]. David M.Pozar (2005), *Microwave engineering*, Third editon. John Wiley & Sons, Inc.
- [3]. Reinhold Ludwing (2000), *RF Circuit Design: Theory and Applications*, Prentice-Hall.

Summary

This paper introduces a procedure of designing and optimizing the microstrip band-pass filter with the aid of ADS (Advanced Design System). Then a band-pass filter with a 2.45GHz frequency and 200MHz bandwidth is designed, optimized and simulated on ADS, providing the Momentum simulated results of the circuit layout. The simulated results meet the designed requirements and show that this approach is feasible.

Key words: parallel coupled microstrip line, band-pass filter, ADS.

Ngày nhận bài: 13/3/2013, ngày nhận đăng: 28/10/2013.